

DIALOG(R)File 352:Derwent WPI
(c) 2002 Derwent Info Ltd. All rts. reserv.

010588190 **Image available**

WPI Acc No: 1996-085143/199609

XRPX Acc No: N96-071509

Pixel defect correction appts. for correcting output signal of defect pixel in solid state image pick-up element - has pixel value selection receiver which selects one side of correcting pixel signal from filter circuit of defect pixel output, and pixel signal from scanning line memory of defect pixel output

NoAbstract

Patent Assignee: MATSUSHITA DENKI SANGYO KK (MATU)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 7336605	A	19951222	JP 94155185	A	19940613	199609 B

Priority Applications (No Type Date): JP 94155185 A 19940613

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 7336605	A		7	H04N-005/335	

Title Terms: PIXEL; DEFECT; CORRECT; APPARATUS; CORRECT;
OUTPUT; SIGNAL; DEFECT; PIXEL; SOLID; STATE; IMAGE; PICK-UP;
ELEMENT; PIXEL; VALUE; SELECT; RECEIVE; SELECT; ONE; SIDE;
CORRECT; PIXEL; SIGNAL; FILTER; CIRCUIT; DEFECT; PIXEL;
OUTPUT; PIXEL; SIGNAL; SCAN; LINE; MEMORY; DEFECT; PIXEL;
OUTPUT; NOABSTRACT

Derwent Class: W04

International Patent Class (Main): H04N-005/335

File Segment: EPI

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

05044005 **Image available**

PICTURE ELEMENT DEFECT CORRECTION DEVICE

PUB. NO.: **07-336605** [JP 7336605 A]

PUBLISHED: December 22, 1995 (19951222)

INVENTOR(s): MASUDA HIROSHI

APPLICANT(s): MATSUSHITA ELECTRIC IND CO LTD [000582] (A
Japanese Company or Corporation), JP (Japan)

APPL. NO.: 06-155185 [JP 94155185]

FILED: June 13, 1994 (19940613)

INTL CLASS: [6] H04N-005/335

JAPIO CLASS: 44.6 (COMMUNICATION -- Television)

JAPIO KEYWORD: R098 (ELECTRONIC MATERIALS -- Charge Transfer
Elements, CCD & BBD)

ABSTRACT

PURPOSE: To realize a picture element defect correction device correcting a signal of a defective picture element from a solid-state image pickup element such as a CCD and providing an output of an excellent image.

CONSTITUTION: The device is provided with a defective picture element address memory 8 storing a defect position of a solid-state image pickup element 1 caused in the process of manufacture. An output of the solid-state image pickup element 1 is given to a scanning line memory 3 via an A/D converter 2 in which a picture element signal of an adjacent scanning line is stored. Then a filter circuit 4 operates a correction value according to a specific algorithm from a signal of a picture element group surrounding a specific picture element. When a driven address of the solid-state image pickup element 1 is coincident with an address of the defective picture element address memory 8 and a picture element signal of the filter circuit 4 is used, a corrected signal equal to a picture element signal without a defect is obtained from a picture element selector 5.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-336605

(43) 公開日 平成7年(1995)12月22日

(51) Int.Cl.[°]

H 0 4 N 5/335

識別記号

庁内整理番号

F I

技術表示箇所

P

審査請求 未請求 請求項の数 6 F D (全 7 頁)

(21) 出願番号 特願平6-155185

(22) 出願日 平成6年(1994)6月13日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 増田 宏

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

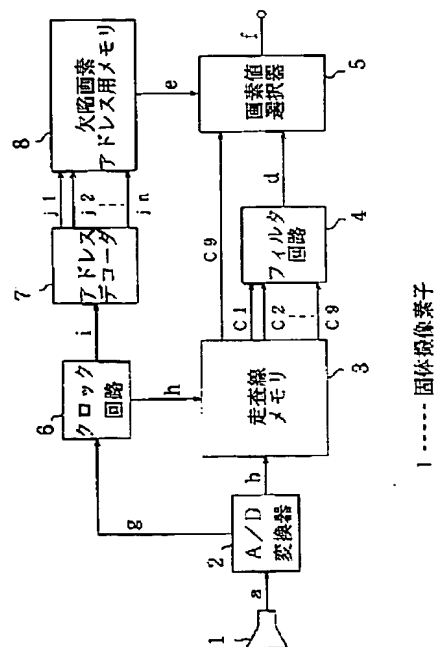
(74) 代理人 弁理士 岡本 宜喜

(54) 【発明の名称】 画素欠陥補正装置

(57) 【要約】

【目的】 C C D等の固体撮像素子の欠陥画素の信号を補正し、良好な画像を出力する画素欠陥補正装置を実現すること。

【構成】 製造過程で生じた画素欠陥のある固体撮像素子1に対して、欠陥位置をアドレスとして記憶する欠陥画素アドレス用メモリ8を用意する。固体撮像素子1の出力をA/D変換器2を介して走査線メモリ3に入力し、隣接走査ラインの画素信号を記憶する。つぎにフィルタ回路4では、注目画素に対してその近傍画素素群の信号から特定のアルゴリズムに従って補正値を演算する。固体撮像素子1の駆動アドレスが欠陥画素アドレス用メモリ8のアドレスと一致したとき、フィルタ回路4の画素信号を用いると、画素値選択器5から欠陥のない場合の画素信号と同等に補正された信号が得られる。



【特許請求の範囲】

【請求項1】 固体撮像素子と、

前記固体撮像素子の各画素のアドレスを出力するアドレスデコーダと、

前記固体撮像素子の欠陥画素の位置を記憶し、前記アドレスデコーダからのアドレス入力により記憶データが読み出される欠陥画素アドレス用メモリと、

前記固体撮像素子から出力される画素信号をアナログ→デジタル変換するA/D変換器と、

前記A/D変換器を介して入力され、前記固体撮像素子の複数走査線から得られる画素信号を一時的に保持し、注目画素及び注目画素の周囲に2次元的に近接する近傍画素群の画素信号を同時に出力する走査線メモリと、前記走査線メモリの画素信号出力に基づいて注目画素の画素信号を生成するフィルタ回路と、

前記フィルタ回路より出力される注目画素の補正画素信号と前記走査線メモリより出力される注目画素の画素信号の一方とを、前記欠陥画素アドレス用メモリのデータに基づいて選択する画素値選択器と、を具備することを特徴とする画素欠陥補正装置。

【請求項2】 前記フィルタ回路は、

前記走査線メモリから得られる全画素信号からその中央値を前記固体撮像素子の注目画素の補正画素信号として選択するものであることを特徴とする請求項1記載の画素欠陥補正装置。

【請求項3】 前記フィルタ回路は、

前記固体撮像素子の注目画素の画素信号に対して、前記走査線メモリから得られる各水平走査ラインを m_1, m_2, \dots, m_n とし、水平走査ライン m_1, m_2, \dots, m_n の画素信号群を夫々 $\{P_1\}, \{P_2\}, \dots, \{P_n\}$ とすると、画素信号群 $\{P_1\}$ の中央値 p_1 、画素信号群 $\{P_2\}$ の中央値 p_2, \dots 画素信号群 $\{P_n\}$ の中央値 p_n を取り、各中央値 $p_1 \sim p_n$ の中から新たな中央値を代表値として選択するものであることを特徴とする請求項1記載の画素欠陥補正装置。

【請求項4】 前記フィルタ回路は、

前記固体撮像素子の注目画素の画素信号に対して、前記走査線メモリから得られる各水平走査ラインを m_1, m_2, \dots, m_n とし、水平走査ライン m_1, m_2, \dots, m_n の画素信号群を夫々 $\{P_1\}, \{P_2\}, \dots, \{P_n\}$ とすると、画素信号群 $\{P_1\}$ の平均値 p_1 、画素信号群 $\{P_2\}$ の平均値 p_2, \dots 画素信号群 $\{P_n\}$ の平均値 p_n を取り、各平均値 $p_1 \sim p_n$ の中から中央値を代表値として選択するものであることを特徴とする請求項1記載の画素欠陥補正装置。

【請求項5】 前記フィルタ回路は、

前記固体撮像素子の注目画素の画素信号に対して、前記走査線メモリから得られる各垂直走査ラインを s_1, s_2, \dots, s_n とし、垂直走査ライン s_1, s_2, \dots, s_n の画素信号群を夫々 $\{Q_1\}, \{Q_2\}, \dots, \{Q_n\}$

とすると、画素信号群 $\{Q_1\}$ の中央値 q_1 、画素信号群 $\{Q_2\}$ の中央値 q_2, \dots 画素信号群 $\{Q_n\}$ の中央値 q_n を取り、各中央値 $q_1 \sim q_n$ の中から新たな中央値を代表値として選択するものであることを特徴とする請求項1記載の画素欠陥補正装置。

【請求項6】 前記フィルタ回路は、

前記固体撮像素子の注目画素の画素信号に対して、前記走査線メモリから得られる各垂直走査ラインを s_1, s_2, \dots, s_n とし、垂直走査ライン s_1, s_2, \dots, s_n の画素信号群を夫々 $\{Q_1\}, \{Q_2\}, \dots, \{Q_n\}$ とすると、画素信号群 $\{Q_1\}$ の平均値 q_1 、画素信号群 $\{Q_2\}$ の平均値 q_2, \dots 画素信号群 $\{Q_n\}$ の平均値 q_n を取り、各平均値 $q_1 \sim q_n$ の中から中央値を代表値として選択するものであることを特徴とする請求項1記載の画素欠陥補正装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、CCD等の固体撮像素子における欠陥画素の出力信号を補正する画素欠陥補正装置に関するものである。

【0002】

【従来の技術】近年ビデオカメラ等の光電変換手段としてCCD等の固体撮像素子を用いることが多くなっている。一部の固体撮像素子において、出力信号中に白点又は黒点と呼ばれる画素欠陥が観測されることがある。このような画素欠陥は小さなものでも非常に目立ち、画素欠陥のある撮像素子は製品として使用することができない。このため固体撮像素子の製造において歩留りの低下を招き、価格の高騰を招いていた。これらの問題は固体撮像素子特有のものであり、この素子を各種機器類に使用する上での大きな障害となっている。このため従来は、この問題点を解決する1つの方法として、固体撮像素子における欠陥画素と、これに隣接する近傍画素群の単純な加算平均により、欠陥画素の出力信号レベル(画素値)を決定することにより、画素欠陥のある固定撮像素子を使用する手法が知られていた。

【0003】

【発明が解決しようとする課題】しかしながら前記のような構成では、読み取り画素又は出力信号において、欠陥画素と近傍画素群との相関性が高い場合には非常に有効であっても、相関性が低い場合にはあまり有効ではなかった。即ち、欠陥画素と近傍画素群の画素値が比較的類似している場合は、本来の画素値に近い値の画素値が得られるが、欠陥画素と近傍画素群との画素値がかけ離れている場合は、本来の画素値に近い画素値を得るのが難しいという欠点があった。

【0004】本発明はこのような従来の問題点に鑑みてなされたものであって、画素欠陥のある固体撮像素子でも良好な画素信号が得られる画素欠陥補正装置を実現することを目的とする。

【0005】

【課題を解決するための手段】本発明は固体撮像素子と、固体撮像素子の各画素のアドレスを出力するアドレスデコーダと、固体撮像素子の欠陥画素の位置を記憶し、アドレスデコーダからのアドレス入力により記憶データが読み出される欠陥画素アドレス用メモリと、固体撮像素子から出力される画素信号をアナログ-デジタル変換するA/D変換器と、A/D変換器を介して入力され、固体撮像素子の複数走査線から得られる画素信号を一時的に保持し、注目画素及び注目画素の周囲に2次元的に近接する近傍画素群の画素信号を同時に出力する走査線メモリと、走査線メモリの画素信号出力に基づいて注目画素の画素信号を生成するフィルタ回路と、フィルタ回路より出力される注目画素の補正画素信号と走査線メモリより出力される注目画素の画素信号の一方とを、欠陥画素アドレス用メモリのデータに基づいて選択する画素値選択器と、を具備することを特徴とするものである。

【0006】

【作用】このような特徴を有する本発明によれば、固体撮像素子の製造検査工程で全画素の信号レベルを検査する。そして固体撮像素子の欠陥画素のアドレスを欠陥画素アドレス用メモリに保持しておく。固体撮像素子を使用するとき、欠陥画素の部分のみを近傍画素群の画素信号に基づいて、フィルタ回路は本来得られるべき画素値に近い画素値に補正する。こうすると、本来正常に動作した場合に相当する画素信号が得られる。こうすると、その他の画像部分に悪影響を及ぼさず、画素欠陥のある固体撮像素子でも良好な画像を得ることができる。

【0007】

【実施例】以下、本発明の第1実施例における画素欠陥補正装置について図面を参照しながら説明する。図1は本実施例の画素欠陥補正装置の全体構成を示すブロック図である。画素欠陥補正装置は、固体撮像素子が用いられるビデオカメラ等の電子機器において、映像信号処理回路の前段に設置されるものとする。図1において、固体撮像素子1は例えば画像を取り込むCCDである。固体撮像素子1は製造設備の検査工程であらかじめ全画素の出力レベルが検査され、製造過程で特定の画素に欠陥が生じた場合、欠陥画素のアドレスが記録されているものとする。

【0008】A/D変換器2は固体撮像素子1の出力信号をアナログ-デジタル変換する変換器であり、その出力は走査線メモリ3に与えられる。走査線メモリ3は数ラインにわたる走査線の画素値を一時的に保持するメモリであり、欠陥画素及び欠陥画素の周囲に2次元的に近接する画素群の画素信号を、複数の出力端より出力する。フィルタ回路4は後述するように各走査ラインの画素信号を比較し、特定されたアドレスの画素信号を代表値として出力する回路である。

【0009】画素値選択器5はフィルタ回路4の画素信号と、走査線メモリ3より出力される特定アドレスの画素信号とを入力し、欠陥画素アドレス用メモリ8の制御信号に基づいて画素信号を選択する回路である。クロック回路6はA/D変換器2、走査線メモリ3及びアドレスデコーダ7にクロック信号を出力する回路である。アドレスデコーダ7はクロック信号から固体撮像素子1の画素位置に対応したアドレスを生成し、欠陥画素アドレス用メモリ8のアドレスを発生する回路である。

【0010】欠陥画素アドレス用メモリ8は固体撮像素子1の欠陥画素のアドレスを保持するメモリであり、例えばROMにより構成される。欠陥画素アドレス用メモリ8のデータは固体撮像素子1を製造した段階で、その欠陥画素のアドレスが事前に書き込まれる。欠陥画素アドレス用メモリ8は、固体撮像素子1のチップ内にROMとして設けてもよく、固体撮像素子1の取付け基板に外付けROMとして設けたものであってもよい。

【0011】図2は走査線メモリ3の構成例である。本図に示すように走査線メモリ3は、ライン遅延器11、14、画素遅延器9、10、12、13、15、16を有している。ライン遅延器11、14は入力端に縦続接続され、入力信号を夫々水平走査期間遅延させて出力する回路である。また画素遅延器9、10、12、13、15、16は入力信号を一画素分遅延させて出力するものである。本構成例の場合、少なくとも3画素分を有する水平走査線を3ライン分入力し、合計9画素分の画素値を同時に出力するものである。

【0012】図7は走査線上の注目画素と近傍画素群の配置例を示した説明図である。本図において、1~8の数字を付してある画素は近傍画素群L、9は注目画素Xを示す。注目画素Xを中心として、上下の走査ラインをm1、m2、m3、m4、m5とすると、あるタイミングで図2の画素遅延器10から走査ラインm2の画素信号C1が出力される。同様に画素遅延器9の出力端からは走査ラインm2の画素信号C2が出力され、入力端から走査ラインm2の画素信号C3が出力される。

【0013】また画素遅延器13からは走査ラインm3の画素信号C4が出力され、画素遅延器12の出力端からは走査ラインm3の注目画素Xの画素信号C9が出力され、入力端から走査ラインm3の画素信号C5が出力される。同様に、画素遅延器16からは走査ラインm4の画素信号C6が出力され、画素遅延器15の出力端からは走査ラインm4の画素信号C7が出力され、入力端から走査ラインm4の画素信号C8が出力される。

【0014】さて図3は第1実施例の画素欠陥補正装置に用いられるフィルタ回路4Aの構成図である。本図に示すようにフィルタ回路4Aは1組の中央値回路17で構成される。中央値回路17は画素信号C1~C9を入力し、それらの中央値を補正画素信号dとして出力する回路である。また図1の画素値選択器5は図6に示すよ

うにマルチプレクサ26より構成される。本図において、マルチプレクサ26は注目画素Xの画素信号C9と、フィルタ回路4の補正画素信号dとが入力されると、制御信号eで特定された画素信号を選択して、これを補正信号fとして出力する回路である。

【0015】以上のように構成された第1実施例の画素欠陥補正装置の動作について説明する。図1の固体撮像素子1より出力される各画素のアナログの映像信号aはA/D変換器2に入力され、クロック回路6のクロック信号gによりデジタル信号に変換される。A/D変換器2のデジタル出力信号bは走査線メモリ3に入力され、図7に示すような9画素分の画素信号(C1~C9)が出力される。中央値回路で構成されるフィルタ回路4は、走査線メモリ3の9個の画素信号C1~C9より中央値を検出する。

【0016】一方、図1のアドレスデコーダ7はクロック回路6より供給されるクロック信号iより固体撮像素子1の個々の画素のアドレスj1~jnを発生する。アドレス数は固体撮像素子1の画素数に依存する。欠陥画素アドレス用メモリ8には固体撮像素子1の欠陥画素のアドレスが記録されているので、アドレスデコーダ7の出力する注目画素のアドレスjx(1<x<n)と固体撮像素子1における欠陥画素のアドレスjy(yは、1<y<nの範囲における欠陥素子番号)を比較する。そして注目画素のアドレスjxと欠陥画素のアドレスjyが一致した場合には、制御信号eを1、一致しない場合には0として出力する。

【0017】画素値選択器5は、制御信号eの値が1の場合はフィルタ回路4の補正画素信号dを選択し、制御信号eの値が0の場合は注目画素Xの画素信号C9を選択し、補正信号fとして出力する。すなわち、注目画素Xが欠陥画素の場合はフィルタ回路4により処理された信号が出力され、そうでない場合は、固体撮像素子1の出力信号がそのまま出力される。

【0018】図8は固体撮像素子1において、注目画素Xが欠陥画素の場合の一例である。今、正常な画素の画素値(2次元的に均一な白色光を与えた場合の出力)を例えば20とし、注目画素Xが欠陥画素でその値が0の場合を考える。そして注目画素Xを含む近傍画素群Lの画素値が夫々、左上より20、20、20、20、0、20、0、0、0とする。欠陥画素Yのアドレスと注目画素Xのアドレスが一致する場合、画素値選択器5はフィルタ回路4の補正画素信号dを補正信号fとして出力する。図8のような場合、図3の中央値回路17により演算されると、信号dの値は20となり、固体撮像素子1が正常な場合に予想される画素値と一致することになる。また、欠陥画素Xの値が例えば100として出力された場合にも、フィルタ回路4の補正画素信号dの値は20となり、本来の値と一致するはずである。

【0019】このように第1実施例によれば、CCDな

どの固体撮像素子1の欠陥画素のアドレスを欠陥画素アドレス用メモリ8に保持し、欠陥画素の部分のみフィルタ回路4によって本来得られるべき画素値に近い画素値に補正できるので、その他の画像部分に悪影響を及ぼさず、より良好な画像を得ることができる。又従来は全面画素が正常に動作しなければ、固体撮像素子として利用が許されなかったが、多少の画素の欠陥があっても、固体撮像素子として実用上利用できることになる。

【0020】次に本発明の第2実施例における画素欠陥補正装置について図4を主に用いて説明する。図4は第2実施例における画素欠陥補正装置に用いられるフィルタ回路4Bの構成図である。なお、フィルタ回路4B以外は、第1実施例と同一であるので構成の説明は省略する。図4に示すようにフィルタ回路4Bは、4組の中央値回路18~21により構成される。

【0021】中央値回路18は、画素信号C1、C2、C3を入力し、全信号から中央値を選択する回路である。同様に中央値回路19は画素信号C4、C9、C5を入力し、中央値を選択する回路である。更に中央値回路20は画素信号C6、C7、C8を入力し、中央値を選択する回路である。また中央値回路21は中央値回路18~20の出力信号の中央値を選択し、その出力を補正画素信号dとして出力する回路である。

【0022】このように構成された第2実施例の画素欠陥補正装置の動作を説明する。第1実施例と同様に、図1の固体撮像素子1より出力される映像信号aはA/D変換器2に入力され、アナログ信号からデジタル信号に変換される。A/D変換器2のデジタル出力信号bは走査線メモリ3に入力され、図7に示すような9画素分の画素値が保持される。フィルタ回路4Bでは、図4の中央値回路18が走査線メモリ3に保持された画素信号C1、C2、C3の画素値から中央値を選択する。また中央値回路19は画素信号C4、C9、C5の画素値から中央値を選択する。更に中央値回路20は画素信号C6、C7、C8の画素値から中央値を選択する。そして中央値回路21は中央値回路18、19、20の各出力より中央値をとり、補正画素信号dとして出力する。

【0023】さて図8に示すような9つの画素信号が入力された場合、中央値回路18は画素値20を出力し、中央値回路19は例え注目画素Xの画素値が0又は100であっても画素値20を出力する。これに対し中央値回路20は3つの画素信号C6~C8の画素値が全て0であるので、中央値として0を出力する。従って中央値回路21は、値20、20、0が夫々入力されるので、代表値として値20を選択する。

【0024】こうすると第1実施例の場合と同様に、固体撮像素子1が正常な場合と一致した値が得られる。このように本実施例によれば、CCDなどの固体撮像素子1の欠陥画素のアドレスを欠陥画素アドレス用メモリ8に保持し、欠陥画素の部分のみフィルタ回路4Bによ

7

て、本来得られるべき画素値に近い値に補正できる。またその他の画像部分に悪影響を及ぼさず、より良好な画像を得ることができる。

【0025】次に本発明の第3実施例における画素欠陥補正装置について図5を主に用いて説明する。図5は第3実施例における画素欠陥補正装置に用いられるフィルタ回路4Cの構成図である。なお、フィルタ回路4C以外は第1実施例と同一であるので、構成の説明は省略する。図5に示すようにフィルタ回路4Cは、3組の平均値回路22～24と1組の中央値回路25とにより構成されている。

【0026】平均値回路22は、画素信号C1、C2、C3を入力し、信号レベルの平均値を演算する回路である。同様に平均値回路23は画素信号C4、C9、C5を入力し、信号レベルの平均値を演算する回路である。更に平均値回路24は画素信号C6、C7、C8を入力し、信号レベルの平均値を演算する回路である。また中央値回路25は平均値回路22～24の出力信号の中央値を選択し、その出力を補正画素信号dとして出力する回路である。

【0027】このように構成された第3実施例の画素欠陥補正装置の動作を説明する。なおフィルタ回路4C以外の動作については、第1及び第2実施例と同一であるので説明は省略する。さて図5のフィルタ回路4Cに、図8に示すような9つの画素信号が入力された場合を考える。平均値回路22は画素値20を平均値として出力する。又注目画素Xの画素値が0の場合、平均値回路23は画素値13（四捨五入）を出力する。平均値回路24は3つの画素信号C6～C8の画素値が全て0であるので、平均値として0を出力する。従って中央値回路25は、値20、13、0が夫々入力されるので、代表値として値13を選択する。

【0028】また注目画素Xの画素値が100の場合、平均値回路23が平均値として47を出力するので、中央値回路25は、値20、47、0が夫々入力されるので、代表値として値20を選択する。このように本来欠陥画素の画素値として、0又は100が出力されるが、本実施例の画素欠陥補正装置を通すことにより、13又は20が補正值として出力される。

【0029】このような実施例によれば、CCDなどの固体撮像素子1の欠陥画素のアドレスを欠陥画素アドレス用メモリ8に保持し、欠陥画素の部分のみフィルタ回路4Cによって本来得られるべき画素値に近い画素値に補正できる。このため他の画像部分に悪影響を及ぼさず、より良好な画像を得ることができる。なお、上記第1、第2、第3実施例において、近傍画素群Lの数を8としたが、他の数を用いても良いことは言うまでもな

8

い。又図7において注目画素Xの補正画素信号dを得るのに水平走査ラインm2、m3、m4の画素値を用いて処理したが、注目画素Xを中心とする左右の垂直走査ラインの画素値を用いて補正画素信号を得るようにしてもよい。

【0030】

【発明の効果】以上のように本発明によれば、欠陥画素アドレス用メモリに欠陥画素のアドレスを記憶させることより、フィルタ回路によって本来得られるべき画素値に近い画素信号を出力することができる。こうすると、その他の画像部分に悪影響を及ぼさず、画素欠陥のある固体撮像素子でも良好な画像を得ることができる。従って全画素が正常でないと使用できなかった固体撮像素子も、欠陥画素が僅かであれば通常の用途に使用できる。そのため全体として固体撮像素子の価格を低下させることができ、その実用的効果は大きい。

【図面の簡単な説明】

【図1】本発明の第1～3実施例の画素欠陥補正装置の全体構成を示すブロック図である。

20 【図2】本発明の画素欠陥補正装置に用いられる走査線メモリの構成図である。

【図3】本発明の第1実施例の画素欠陥補正装置に用いられるフィルタ回路の構成図である。

【図4】本発明の第2実施例の画素欠陥補正装置に用いられるフィルタ回路の構成図である。

【図5】本発明の第3実施例の画素欠陥補正装置に用いられるフィルタ回路の構成図である。

【図6】本発明の画素欠陥補正装置に用いられる画素値選択器の構成図である。

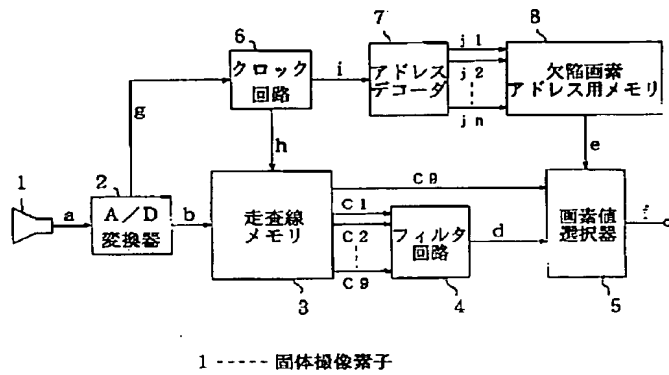
30 【図7】固体撮像素子における注目画素と近傍画素群の配置図である。

【図8】本発明の各実施例におけるフィルタ回路の動作説明用のサンプル画像である。

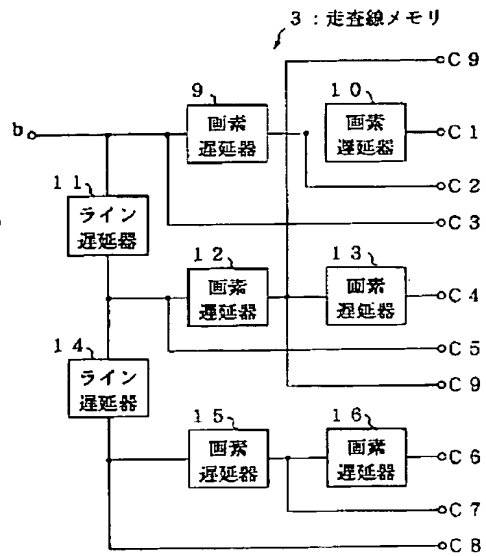
【符号の説明】

- 1 固体撮像素子
- 2 A/D変換器
- 3 走査線メモリ
- 4, 4A, 4B, 4C フィルタ回路
- 5 画素値選択器
- 40 6 クロック回路
- 7 アドレスデコーダ
- 8 欠陥画素アドレス用メモリ
- 9, 10, 12, 13, 15, 16 画素遅延器
- 11, 14 ライン遅延器
- 17, 18, 19, 20, 21, 25 中央値回路
- 22, 23, 24 平均値回路
- 26 マルチプレクサ

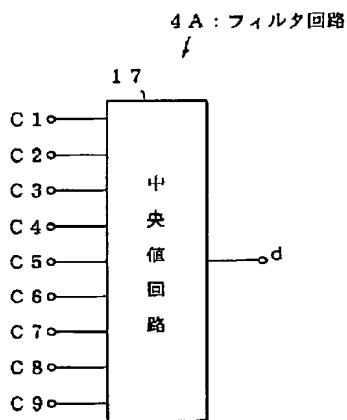
【図1】



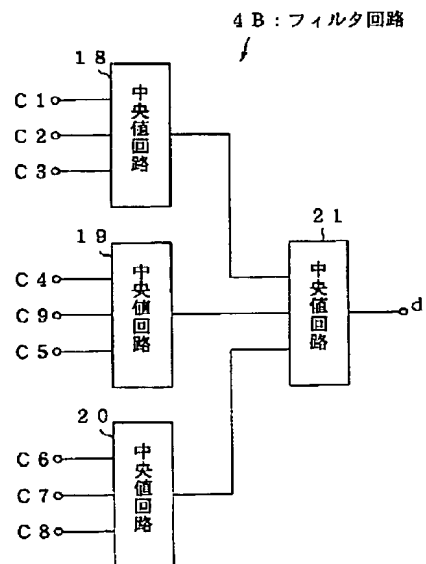
【図2】



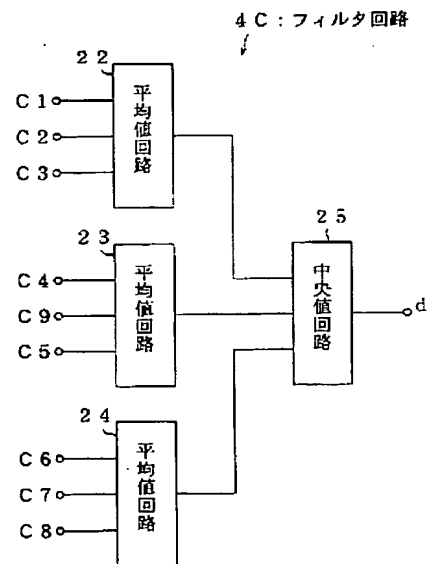
【図3】



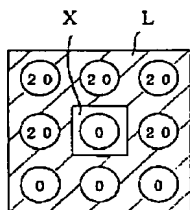
【図4】



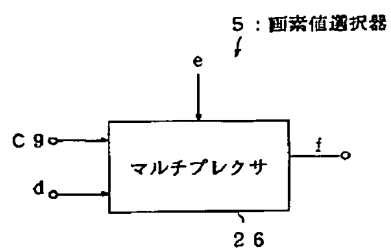
【図5】



【図8】



【図6】



【図7】

